

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-289231

(43)Date of publication of application : 19.10.1999

(51)Int.Cl.

H03G 3/30

H03G 3/20

H04B 1/16

H04J 13/00

H04L 27/22

(21)Application number : 10-092140

(71)Applicant : NEC CORP

(22)Date of filing : 06.04.1998

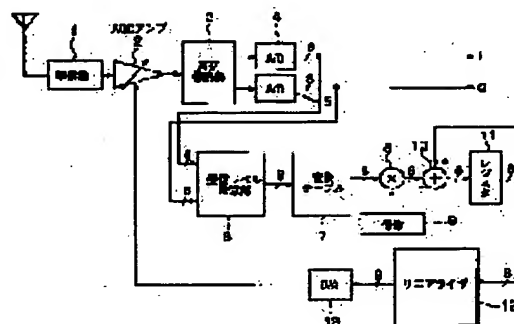
(72)Inventor : ICHIHARA MASAKI

(54) AGC CIRCUIT

(57)Abstract:

PROBLEM TO BE SOLVED: To provide an AGC circuit having a high convergence-speed even at the time of suddenly receiving an excess signal.

SOLUTION: In the AGC circuit for correcting the variation of a receiving level by feeding back feedback data based on a deviation between an average receiving level in each slot and a reference value to an AGC amplifier 2, a value larger than a normal value is set as feedback data when the deviation between the average receiving level and the reference value is larger than a prescribed value.



LEGAL STATUS

[Date of request for examination]

06.04.1998

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3329264

[Date of registration]

19.07.2002

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-289231

(43) 公開日 平成11年(1999)10月19日

(51) Int.Cl. ⁶	識別記号	F I	
H 0 3 G 3/30		H 0 3 G 3/30	B
3/20		3/20	C
			A
H 0 4 B 1/16		H 0 4 B 1/16	R
H 0 4 J 13/00		H 0 4 J 13/00	A

審査請求 有 請求項の数 6 O L (全 7 頁) 最終頁に続く

(21) 出願番号 特願平10-92140

(22) 出願日 平成10年(1998)4月6日

(71) 出願人 000004237

日本電気株式会社

東京都港区芝五丁目7番1号

(72) 発明者 市原 正貴

東京都港区芝五丁目7番1号 日本電気株式会社内

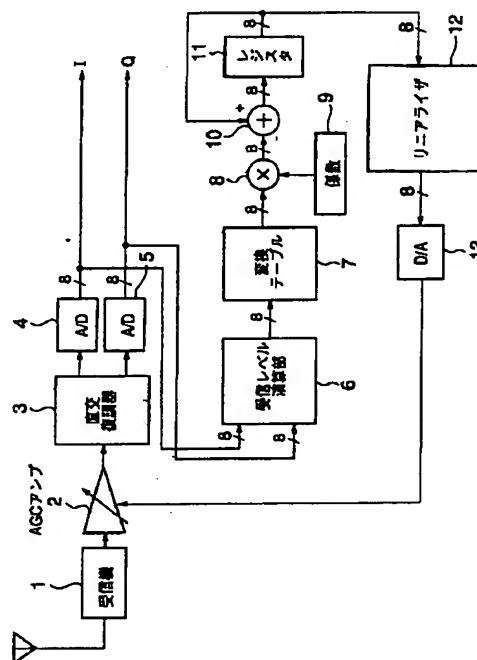
(74) 代理人 弁理士 鈴木 弘男

(54) 【発明の名称】 AGC回路

(57) 【要約】

【課題】 突然に過大な信号を受信した場合でも、収束速度の早いAGC回路を提供することである。

【解決手段】 1スロット単位の受信平均レベルと基準値とのずれに基づいたフィードバックデータをAGCアンプにフィードバックすることによって受信レベル変動を補正するAGC回路において、前記受信平均レベルと前記基準値とのずれが所定値以上である場合には通常よりも大きな値をフィードバックデータとする。



やや大きい値であり、平均的に約1.087倍、デシベルで示せば、約0.723dB大きい。この程度の誤差は、AGC回路としては問題ではなく、特に、1スロット(4×2560サンプル=10240サンプル)以上の多サンプルの平均受信レベルを求める場合は、定常的に0.723dB大きめの数字になるとして処理できる。

【0018】次に1スロット間の受信平均レベルの計算方法について述べる。

【0019】平均受信レベルはA'の値を1スロット積算した結果を積算数で割って求める。積算数は1スロットの場合、

$$4 \times 2560 = 10240$$

であるが、この数による割り算は困難なため、もっとも近い2のべき乗である

$$2^{13} = 8192$$

を用いる。

【0020】すなわち13ビット右シフトを行う。すなわち、近似振幅A'を1スロット分(10240サンプル)積算し、13ビット右シフトした結果が、受信レベル演算部6の出力である。

【0021】以上の演算によって得られる最大値Amaxは、I、Qの最大値が127であることから、数3で表わされる。この値は8ビットのストレートバイナリで表現可能である。

【0022】

【数3】

$$A_{\max} = \left(127 + \frac{127}{2}\right) \times 10240 + 8192 \approx 237$$

以上の様に、平均受信レベルの計算は、振幅の平均値しかも近似値を用いている。

【0023】しかし、本来は受信電力の平均を求めてこれより受信レベルを決定するのが筋である。ところが、受信電力の計算は適当な近似方法が無く困難であり、やむなく振幅平均近似値を用いている。そこで、ここでは、電力平均と振幅平均による受信レベル値の差を検証*

$$d = 20 \cdot \log \left(\frac{\sqrt{R^2}}{R} \right) = 20 \cdot \log \left(\frac{\sqrt{2 \cdot b_0}}{\sqrt{\frac{b_0 \cdot \pi}{2}}} \right) = 20 \cdot \log \left(\sqrt{\frac{4}{\pi}} \right) \approx 1.05 \text{ dB}$$

すなわち、振幅平均で計算した受信レベルに、1.05dBを加えたものが電力平均で計算した受信レベルになる。

【0030】次にAGCの制御目標となる基準レベルの決定方法について述べる。

【0031】例えばCDMA受信信号のピークファクタはシングルコードの場合で6dB程度である。大勢のユーザーが使用した場合、例えば32人では、ピークファクタは30dB増加して36dBとなる。しかしなが

*する。

【0024】基地局からの受信信号Sは、数4のように同相成分と直交成分とに分けて記述できる。

【0025】

【数4】

$$S = I(t) \cdot \cos(2\pi f_c t) - Q(t) \cdot \sin(2\pi f_c t)$$

CDMAの場合、I(t)とQ(t)は、多数の独立な通話チャンネル、干渉波、ノイズの和であるため、中心極限定理が成り立ち、それぞれガウス分布すると仮定できる。このように、直交する成分が互いに独立なガウス分布である場合、その合成信号の振幅分布はレイリー分布になる。振幅Rがレイリー分布する場合、確率密度分布は数5で与えられる。

【0026】

【数5】

$$P(R) = \frac{R}{b_0} \cdot \exp \left(-\frac{R^2}{2 \cdot b_0} \right)$$

数5において、b0は正の定数である。これより、電力平均は(中間の計算は省略)、数6となる。

【0027】

【数6】

$$\overline{R^2} = \int_0^{\infty} R^2 \cdot \frac{R}{b_0} \cdot \exp \left(-\frac{R^2}{2 \cdot b_0} \right) \cdot dR = 2b_0$$

一方振幅平均は(中間の計算は省略)、数7となる。

【0028】

【数7】

$$\bar{R} = \int_0^{\infty} R \cdot \frac{R}{b_0} \cdot \exp \left(-\frac{R^2}{2 \cdot b_0} \right) \cdot dR = \sqrt{\frac{b_0 \cdot \pi}{2}}$$

以上より、電力平均による受信レベルと振幅平均に依る受信レベルのdB差を求めると数8になる。

【0029】

【数8】

ら、減多に発生しないピークのためにダイナミックレンジを浪費するのは得策ではない。このため、実用上の見地から、ピークファクタを10~12dB程度とするのが妥当と考えられる。これに、AGCのトラッキングエラーを6dB程度見積もり、全体で、ピーク値より18dB落ちのところを平均受信レベルの基準値とするのが妥当であろう。以上より基準値Arefを求めると、数9となる。

【0032】

するようにしている。

【0049】以下、本実施の形態の動作について説明する。

【0050】図1はAGCの回路構成概略を示すブロック図である。

【0051】この図1に示すブロック図は、AGC動作のみを説明するのが目的なので、AGCに直接関わらない余分な部分は省略している。

【0052】この回路では、受信信号はQPSK変調波であり、復調されたベースバンド信号はI（同相成分）とQ（直交成分）の二通り存在している。

【0053】受信した信号は、受信機1でIF信号に落とされた後、AGCアンプ2で増幅または減衰された後に直交復調器3で復調され、I、Qベースバンド信号となる。I、Q信号はそれぞれ8ビットA/D変換器4、5（ここでは仮に8ビットとしておく）でデジタル信号に変換される。

【0054】今、変調方式を、チップレート4.096MHzのCDMAであり、A/D変換器はその4倍の変換レートである、16.384MHzでサンプリングしているものとする。また、スロットの長さは625μsec（すなわち2560チップ）とする。従って、1スロット間では、I、Qそれぞれ2560×4=10240個のサンプルが得られる。

【0055】以上のデジタルI、Q信号から、受信レベル演算部6で、1スロット間の平均受信レベルを算出し、その結果を8ビットのストレートバイナリーコードとして出力する。

【0056】受信レベル演算部6では、従来例で説明したのと同様に、平均受信レベルが計算される。

【0057】そして、受信レベル演算部6で算出された平均受信レベルを基準レベルと比較することによって、AGC制御値に対するフィードバック量を決定する。AGCアンプ2はD/A変換器13の設定値が大きいほど利得が大きいとする。リニアライザ12は、AGCアンプ2の制御電圧対利得特性の非線形正を補正する回路である。

【0058】AGCアンプ2は、フィードバック値をアキュムレータ（加算器10とレジスタ11とからなる。）で積算した結果であるAGC制御値をリニアライザ12で補正後、D/A変換器13で電圧に変換したAGC制御電圧で制御される。

【0059】従って、平均受信レベルが基準レベルより大きい場合は、フィードバック量は+、その逆では-である。しかしながら、AGC制御値はdBに対応しているので、平均受信レベルと基準レベルとの単なる差をフ

ィードバック値として用いたのではだめである。

【0060】フィードバック値は、平均受信レベルを基準レベルで割った値を元にdBに対応した値である必要がある。この演算をハード的に実現するのは困難であるから、実際の回路では8ビットの平均受信レベルを入力アドレスとする変換テーブル7を用いて実現している。

【0061】変換テーブル7の出力は平均受信電力と基準値とのdB差になっているが、さらに、上述のように、受信平均レベルが基準値よりもたとえば10dB以上大きい場合には、通常のdB値よりも徐々に大きいフィードバックデータを出力するようになっている。

【0062】そして、変換テーブルの出力に適当な係数9を乗算器8で掛け合わせた結果をアキュムレータ（加算器10とレジスタ11とからなる。）で積算し、この結果を用いて、リニアライザ12、D/A変換器13を通してAGCアンプ2を制御している。この制御は、1スロット単位で行われる。

【0063】

【発明の効果】以上説明したように、本発明によれば、突然に過大な信号を受信した場合でも、従来例に比べてAGCの収束速度を早めることが出来る。

【図面の簡単な説明】

【図1】AGCの回路構成概略を示すブロック図である。

【図2】受信振幅Aと近似値A'との誤差の状況を示す図である。

【図3】基準レベルに比べて過大な入力信号がきた場合の飽和について示す図である。

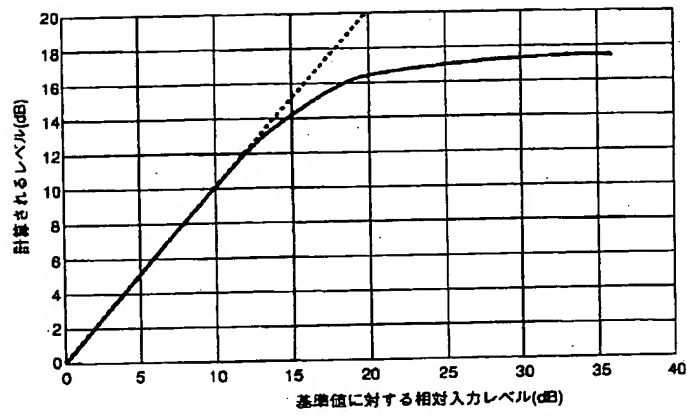
【図4】基準レベルに比べて過大な入力信号がきた場合のフィードバックデータについて説明する図である。

【図5】変換テーブルに書き込んであるフィードバックデータの従来例と本実施の形態との違いを示す図である。

【符号の説明】

- 1 受信機
- 2 AGCアンプ
- 3 直交復調器
- 4、5 A/D変換器
- 6 受信レベル演算部
- 7 変換テーブル
- 8 乗算器
- 9 係数
- 10 加算器
- 11 レジスタ
- 12 リニアライザ
- 13 D/A変換器

【図4】



フロントページの続き

(51)Int.Cl.⁵

H04L 27/22

識別記号

F I

H04L 27/22

Z